

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-248431

(43)Date of publication of application : 27.09.1996

(51)Int.Cl.

G02F 1/1345

(21)Application number : 07-052207

(71)Applicant : HITACHI LTD

(22)Date of filing : 13.03.1995

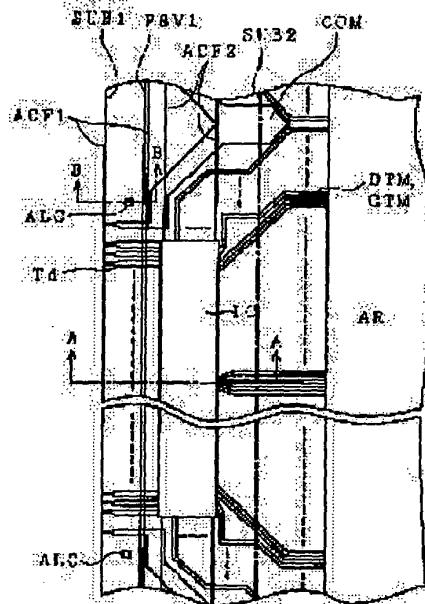
(72)Inventor : NATORI MASATAKA
UEDA SHIRO

(54) LIQUID CRYSTAL DISPLAY ELEMENT OF FLIP-CHIP SYSTEM AND ITS PRODUCTION

(57)Abstract:

PURPOSE: To electrically connect an IC for driving and a flexible substrate to the wiring patterns on a transparent insulating substrate with good positional accuracy.

CONSTITUTION: Alignment marks ALC which exist on the transparent insulating substrate SUB 1 mounted with the IC for driving of two sheets of the transparent insulating substrates SUB 1, SUB 2 superposed on each other and exist in at least pieces on the outer circumferences of input wiring patterns DTM, Td to the IC for driving are used as the marks for alignment to the IC for driving after adhesion of an anisotropic conductive film ACF 2 and are further used as the marks for alignment to the flexible substrate FPC after adhesion of an anisotropic conductive film ACF 1.



LEGAL STATUS

[Date of request for examination]

26.01.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-248431

(43) 公開日 平成8年(1996)9月27日

(51) Int. Cl.⁶

識別記号

庁内整理番号

F I

技術表示箇所

G 0 2 F 1/1345

G 0 2 F 1/1345

審査請求 未請求 請求項の数 4 O L (全 11 頁)

(21) 出願番号 特願平7-52207

(22) 出願日 平成7年(1995)3月13日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 名取 正高

千葉県茂原市早野3300番地 株式会社日立

製作所電子デバイス事業部内

(72) 発明者 上田 史朗

千葉県茂原市早野3300番地 株式会社日立

製作所電子デバイス事業部内

(74) 代理人 弁理士 中村 純之助

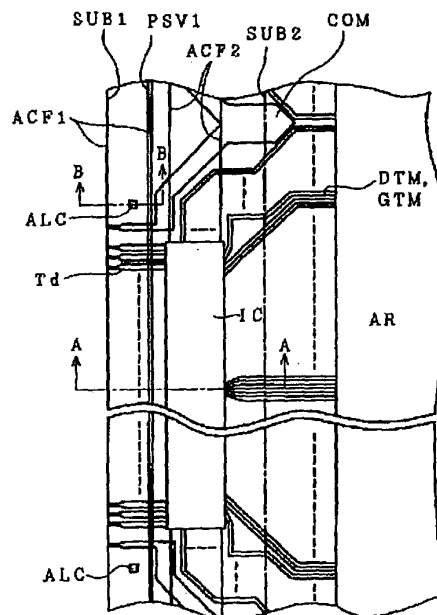
(54) 【発明の名称】 フリップチップ方式の液晶表示素子及びその製造方法

(57) 【要約】

【目的】 位置精度良く、駆動用 I C とフレキシブル基板とを透明絶縁基板上の配線パターンに電氣的に接続する。

【構成】 重ね合わせた2枚の透明絶縁基板 SUB 1、SUB 2 のうち、駆動用 I C を搭載した透明絶縁基板 SUB 1 上にあり、駆動用 I C への入力配線パターン D T M、T d の外側周囲に少なくとも1個以上ある合わせマーク A L C を、異方性導電膜 A C F 2 を貼り付けた後、駆動用 I C に対する位置合わせ用として使用し、更に、異方性導電膜 A C F 1 を貼り付けた後、フレキシブル基板 F P C に対する位置合わせ用として使用する。

図 1



【特許請求の範囲】

【請求項 1】透明絶縁基板上に駆動用 IC を搭載し、上記透明絶縁基板上に形成した端子とフレキシブル基板を接続し、上記駆動用 IC への入力を上記透明絶縁基板上に形成した配線パターンを介して上記フレキシブル基板から行なう液晶表示素子において、上記フレキシブル基板が上記透明絶縁基板と重なる領域内の透明絶縁基板上に、上記フレキシブル基板との合わせマークがあることを特徴とするフリップチップ方式の液晶表示素子。

【請求項 2】上記透明絶縁基板上に形成した上記フレキシブル基板との合わせマークが、上記フレキシブル基板上に形成され、上記合わせマークと対になる第 2 のマークよりも小さく、かつ、上記透明絶縁基板と上記フレキシブル基板を貼り合わせたとき、上記フレキシブル基板上に形成した上記第 2 のマークが、上記透明絶縁基板上に形成した合わせマークを囲む形状をしていることを特徴とする請求項 1 記載のフリップチップ方式の液晶表示素子。

【請求項 3】異方性導電膜は、一列に並んだ複数個の駆動用 IC 部分に共通して細長い形状となったものと、上記複数個の駆動用 IC への入力配線パターン部分に共通して細長い形状となったものを別々に貼り付けたことを特徴とするフリップチップ方式の液晶表示素子。

【請求項 4】重ね合わせた 2 枚の透明絶縁基板のうち、駆動用 IC を搭載した透明絶縁基板上にあり、上記駆動用 IC への入力配線パターンの外側周囲に少なくとも 1 個以上ある合わせマークを、第 1 の異方性導電膜を貼り付けた後、駆動用 IC に対する位置合わせ用として使用し、更に、第 2 の異方性導電膜を貼り付けた後、フレキシブル基板に対する位置合わせ用として使用することを特徴とするフリップチップ方式の液晶表示素子の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、重ね合わせた 2 枚の透明絶縁基板の一方の基板上に駆動用 IC を搭載したフリップチップ方式の液晶表示素子及びその製造方法に関する。

【0002】

【従来の技術】例えば、液晶表示素子（液晶表示パネル）の一方の透明絶縁基板上に駆動用 IC を取り付けるには、駆動用 IC を搭載したテープキャリアパッケージ（TCP）のアウトリードと液晶表示パネル上の配線パターンとを異方性導電膜を用いて電気接続することが行なわれている。この異方性導電膜は微細な導電粒子を均一に分散させたフィルム状の熱硬化性の接着剤で、加熱加圧されることによって対向するアウトリードと配線パターンとを接続し、TCP 部品を上記透明絶縁基板上に固定することができる。

【0003】ところが、近年、液晶表示素子の高密度化

の要求とモジュール外形をできる限り縮小したいとの要求から、TCP 部品を使用せず、駆動用 IC のバンパ電極と、液晶表示素子の一方の透明絶縁基板上の配線パターンとを直接接続する方式が考えられている。このような実装方式をフリップチップ方式、あるいは、駆動用 IC が透明絶縁基板上に搭載されるため、チップ・オン・ガラス（COG）実装方式という。

【0004】このフリップチップ方式の接続方法を図 11 を参照して説明する。図 11（a）に示すように、駆動用 IC にはバンパ BUMP（突起電極）が形成されており、ボンディングヘッド HEAD の加圧面に真空吸着等により保持される。透明絶縁基板 SUB1 上には、上記バンパ BUMP と接合させられる配線パターン DTM（GTM）が形成されている。更に、上記配線パターン DTM（GTM）上には、あらかじめ異方性導電膜 ACF が貼り付けられている。

【0005】上記バンパ BUMP と配線パターン DTM（GTM）は、上記透明絶縁基板 SUB1 の下側に撮像面 FACE を上方に向けて配置された撮像カメラ CAMERA から信号に基づいて上記透明絶縁基板 SUB1 が XY 方向に駆動され、上記バンパ BUMP と配線パターン DTM（GTM）とを位置合わせする。

【0006】ついで、図 11（b）に示すように、上記ボンディングヘッド HEAD は、下方に駆動され、上記バンパ BUMP を異方性導電膜 ACF の上面に接触させ、仮付けし、再度、確実に位置決めされているかを撮像カメラ CAMERA にて確認し、良好ならば、ボンディングヘッド HEAD にて加熱圧着する。

【0007】こうして、異方性導電膜 ACF 内の導電粒子が、上記バンパ BUMP と配線パターン DTM との間で押し潰された状態となり、電氣的に接続が可能となる。

【0008】更に、図 11 には示していないが、駆動用 IC への入力配線パターンと電氣的に接続されるフレキシブル基板（FPC）についても、同様なボンディング方法にて、フレキシブル基板上の配線パターン（通常は銅パターン上に金メッキされている。）と上記透明絶縁基板 SUB1 上の配線パターン（Td）とを異方性導電膜 ACF にて、電氣的に接続が可能となる。

【0009】

【発明が解決しようとする課題】従来のフリップチップ方式の液晶表示素子及びその製造方法では、上記透明絶縁基板 SUB1 上の配線パターン DTM（GTM）及び Td 上に貼り付けた異方性導電膜 ACF が導電粒子を含むため、半透明であり、このため、視認性が低下し、バンパ BUMP やフレキシブル基板上の配線パターンの位置を誤認識することもあり、正確な実装ができないという問題があった。

【0010】本発明の第 1 の目的は、液晶表示素子の高密度化により、駆動用 IC のバンパ BUMP やフレキシ

ブル基板FPC上の配線パターンが縮小しても、モジュール外形をできる限り縮小したいとの要求を満たし、位置精度良く、上記駆動用ICとフレキシブル基板FPCとを上記透明絶縁基板SUB1上の配線パターンDTM(GTM)、Tdに電氣的に接続できるフリップチップ方式の液晶表示素子及びその製造方法を提供することである。

【0011】本発明の第2の目的は、液晶表示素子の高密度化により、駆動用ICのバンプBUMPやフレキシブル基板FPC上の配線パターンが縮小しても、モジュール外形をできる限り縮小したいとの要求を満たし、ボンディング位置精度を確保しながら、作業性良く、上記透明絶縁基板SUB1上の配線パターンDTM(GTM)、Td上に異方性導電膜ACFを配置することにある。

【0012】

【課題を解決するための手段】上記課題を解決するために、本発明の液晶表示素子は、重ね合わせた2枚の透明絶縁基板のうち、駆動用ICを搭載した透明絶縁基板上に、上記駆動用ICへの入力配線パターンの外側周囲に少なくとも1個以上、フレキシブル基板FPCとの合わせマークALCがあることを特徴とする。

【0013】更に、異方性導電膜ACFは、一列に並んだ複数の駆動用IC部分に共通して細長い形状ACF2となったものと上記複数の駆動用ICへの入力配線パターン部分に共通して細長い形状ACF1となったものを別々に貼り付けることを特徴とする。

【0014】更に、上記合わせマークALCは、異方性導電膜ACF2を貼り付けた後、駆動用ICに対する位置合わせ用として使用し、更に、異方性導電膜ACF1を貼り付けた後、フレキシブル基板FPCに対する位置合わせ用として使用する製造方法の特徴とする。

【0015】

【作用】上記の手段で構成されたフリップチップ方式の液晶表示素子及びその製造方法では、合わせマークALCがフレキシブル基板FPCの合わせマークALMと組み合わされ、仮付け時に正確な位置合わせを行なう作用がある。

【0016】更に、異方性導電膜ACFを最初に一列に並んだ複数の駆動用IC部分のみに共通して貼り付けるため、撮像カメラCAMERAで視認性良く、合わせマークALCが透明絶縁基板SUB1を通じて位置検出でき、駆動用ICの仮付け時に正確な位置合わせを行なう作用がある。また、駆動用ICの接続状態をフレキシブル基板FPCを付ける前に、検査パッドを使用し導通検査できる。

【0017】

【実施例】以下本発明につき実施例によって具体的に説明する。

【0018】図1は、本発明によって、透明絶縁基板S

UB1上に駆動用ICを搭載した様子を示す平面図である。更に、A-A切断線における断面図を図5に、B-B切断線における断面図を図8に示す。一方の透明絶縁基板SUB2は、一点鎖線で示すが、透明絶縁基板SUB1の上方に位置し、シールドパターンSL(図5参照)により、有効画面エリアARを含んで液晶LCを封入している。透明絶縁基板SUB1上の電極COMは、導電ペーストや銀ペースト等を介して、透明絶縁基板SUB2側の共通電極パターンに電氣的に接続させる配線である。配線DTMは、駆動用ICからの出力信号を有効画面エリアAR内の配線に供給するものである。配線Tdは、駆動用ICへ入力信号を供給するものである。異方性導電膜ACFは、一列に並んだ複数の駆動用IC部分に共通して細長い形状となったものACF2と上記複数の駆動用ICへの入力配線パターン部分に共通して細長い形状となったものACF1を別々に貼り付ける。パッシベーション膜PSV1は、図5にも示すが、電食防止のため、できる限り配線部を被覆させ、露出部分は、異方性導電膜ACF1にて覆うようにする。合わせマークALCは、駆動用ICへの入力配線パターンや本例では共通電極用配線の外側で両側にもうける。

【0019】図2は、液晶表示モジュールMDLの組立完成図で液晶表示素子の表面側からみた斜視図である。

【0020】モジュールMDLは、シールドケースSHD、下側ケースの2種の収納・保持部材を有する。

【0021】HLDは、当該モジュールMDLを表示部としてパソコン、ワープロ等の情報処理装置に実装するために設けた4個の取付穴である。下側ケースMCAの取付穴に一致する位置にシールドケースSHDの取付穴SH1~4が形成されており、両者の取付穴にねじ等を通して情報処理装置に固定、実装する。当該モジュールMDLには、輝度調整用のボリュームVRが設けられており、バックライト用のインバーターをMI部分に配置し、接続コネクタLCT、ランプケーブルLPCを介してバックライトに電源を供給する。本体コンピュータ(ホスト)からの信号及び必要な電源は、モジュール裏面に位置するインターフェイスコネクタCTを介して、液晶表示モジュールMDLのコントローラ部及び電源部に供給する。

【0022】図3は、図2に示した実施例であるTFT液晶表示モジュールのTFT液晶表示素子とその外周部に配置された回路を示すブロック図である。本発明では、ドレインドライバIC1~ICm及びゲートドライバIC1~ICnは、図5に示すように、液晶表示素子の一方の透明絶縁基板SUB1上に形成されたドレイン側引き出し線DTM及びゲート側引き出し線GTMと異方性導電膜あるいは紫外線硬化樹脂等でチップ・オン・ガラス実装(COG実装)されている。本例では、XGA仕様である1024×3×768の有効ドットを有する液晶表示素子に適用している。このため、液晶表示素子の

透明絶縁基板には、192出力のドレインドライバICを対向する各々の長辺に8個ずつ(M=16)と、100出力のゲートドライバICを短辺に8個(N=8)とをCOG実装している。液晶表示素子の上側及び下側にはドレインドライバ部103が配置され、また、側面部には、ゲートドライバ部104、他方の側面部には、コントローラ部101、電源部102が配置される。コントローラ部101及び電源部102、ドレインドライバ部103、ゲートドライバ部104は、それぞれ電気的接続手段JN1~4により相互接続させる。

【0023】図4は、表示パネルPNLの外周部に多層フレキシブル基板FPC1~3及び多層プリント基板PCBを実装した状態を示す下面図である。本例では、多層フレキシブル基板FPC1~3は、この後の工程で下側に折り曲げられる。

【0024】図4の上側の8個は垂直走査回路側の駆動ICチップ、左右側の各8個は映像信号駆動回路側の駆動ICチップで、異方性導電膜や紫外線硬化剤等を使用して透明絶縁基板上にチップ・オン・ガラス(COG)実装されている。従来法では、駆動用ICチップがテープオートメティドボンディング(TAB)法により実装されたテープキャリアパッケージ(TCP)を異方性導電膜を使用して表示パネルPNLに接続していた。COG実装では、直接駆動ICを使用するため、前記のTAB工程が不要となるので、工程短縮となり、テープキャリアも不要となるため、原価低減の効果もある。更に、COG実装は、高精細・高密度表示パネルPNLの実装技術として適している。すなわち、本例では、XGAパネルとして1024×3×768ドットの10インチ画面サイズのTFT液晶表示モジュールを設計した。このため、赤(R)、緑(G)、青(B)の各ドットの大きさは、207μm(ゲート線ピッチ)×69μm(ドレイン線ピッチ)となっており、1画素は、赤(R)、緑(G)、青(B)の3ドットの組合せで、207μm角となっている。このため、ドレイン線引き出しDTMを片側に1024×3本とすると、引き出し線ピッチは69μm以下となってしまう、現在使用可能なTCP実装の接続ピッチ限界以下となる。COG実装では、使用する異方性導電膜等の材料にも依存するが、おおよそ駆動用ICチップのバンプBUMPのピッチで約70μm及び下地配線との交叉面積で約50μm角が現在使用可能な最小値といえる。このため、本例では、液晶パネルの対向する2個の長辺側にドレインドライバICを一列に並べ、ドレイン線を2個の長辺側に交互に引き出して、ドレイン線引き出しDTMのピッチを69×2μmとした。したがって、駆動用ICチップのバンプBUMP(図5参照)ピッチを約100μm及び下地配線との交叉面積を約70μm角に設計でき、下地配線とより高い信頼性で接続するのが可能となった。ゲート線ピッチは207μmと十分大きいので、片側の短辺側に

てゲート線引き出しGTMを引き出しているが、更に高精細になると、ドレイン線と同様に対向する2個の短辺側にゲート線引き出し線GTMを交互に引き出すことも可能である。

【0025】ドレイン線あるいはゲート線を交互に引き出す方式では、前述したように、引き出し線DTMあるいはGTMと駆動ICの出力側BUMPとの接続は容易になるが、周辺回路基板を液晶パネルPNLの対向する2長辺の外周部に配置する必要が生じ、このため外形寸法が片側引き出しの場合よりも大きくなるという問題があった。特に、表示色数が増えると表示データのデータ線数が増加し、情報処理装置の最外形が大きくなる。このため、本例では、多層フレキシブル基板を使用することで従来の問題を解決する。また、XGAパネルとして、14インチ以上の画面サイズとなると、ドレイン線引き出しDTMのピッチは、約100μm以上と大きくなり、1個の長辺側にドレインドライバICをCOG実装にて片側配置できる。この場合も、本例の多層フレキシブル基板を使用できる。

【0026】本例で使用した多層フレキシブル基板は、3層以上の導体層、例えば、4層の導体層L1~4の部分FMLを液晶パネルPNLの辺に並行して設け、この部分に周辺回路配線や電子部品を搭載することで、データ線数が増加しても、基板外形を保持したまま層数を増やすことで対応できる。各導体層間の接続は、貫通孔を通して電氣的に接続される。導体層L1~4は、銅CU配線から形成されるが、導体層L3のみは、銅CU上に金メッキAUを施している。したがって、出力端子TMと駆動ICへの入力端子配線Td(図5参照)との接続抵抗が低減できる。各導体層間は、絶縁層としてポリイミドフィルムBFI材からなる中間層を介在させ、粘着剤BINにより各導体層を固着する。導体層は、出力端子TM以外は、絶縁層で被覆されるが、多層配線部分FMLでは、絶縁を確保するためソルダレジストSRSを最上及び最下層に塗布した。

【0027】多層フレキシブル基板の利点は、COG実装する場合に必要な接続端子部分TMを含む導体層L3が他の導体層と一体で構成でき、部品点数が減ることである。

【0028】また、3層以上の導体層の部分FMLで構成することで、変形が少なく硬い部分になるため、この部分に位置決め用穴FHL(図7)を配置できる。また、多層フレキシブル基板の折り曲げ時にも、この部分で変形を生じることなく、信頼性及び精度良い折り曲げができる。更に、ベタ状あるいはメッシュ状導体パターンを表面導体層L1に配置でき、残りの2層以上の導体層で、部品実装用や周辺配線用導体パターンの配線を行なうことができる。

【0029】このように、突出部分FSL(図6)を2層以下の導体層で構成することで、ヒートツールでの熱

圧着時に、熱伝導が良く圧力を均一に加えることができ、接続端子部分TMと端子配線Tdの電気的な信頼性を向上できる。また、多層フレキシブル基板の折り曲げ時にも、接続端子部分TMに曲げ応力を与えることなく、精度良い折り曲げができる。また、突出部分FSL部分が半透明であるため、導体層のパターンが多層フレキシブル基板の上面側からも観察できるため、接続状態等のパターン検査が上面側からでもできるという利点もある。

【0030】以下、フレキシブル基板上のアラインメントマークについて説明する。

【0031】フレキシブル基板FPC1~3において、接続端子部分TMの長さは、接続信頼性確保のため、通常2mm程度に設計する。しかし、フレキシブル基板FPC1~3の長辺が170~240mmと長い場合、僅かな長軸方向の回転を含む位置ずれにより、入力端子配線Tdと接続端子部分TMとの位置ずれが生じ、接続不良となる可能性がある。液晶パネルPNLとフレキシブル基板FPC1~3との位置合わせは、各基板の両端に開けた開口孔FHLを固定ピンに差し込んだ後、入力端子配線Tdと接続端子部分TMを数箇所で行なうことができる。しかし、本例では、更に合わせ精度を向上させるため、アラインメントマークALMG、ALMD(図7)を設けた。

【0032】ゲートドライバ駆動ICの入力としては、計20本あり、図7に示す接続端子部分TMの番号2~21に各々電気接続させる。端子TMのピッチPGは約600μmである。アラインメントマークALMGは、各駆動ICへの前記20本の端子TMの近傍に位置させ、入力端子配線Tdパターンとの位置合わせ精度向上及び接続後の検査を行なう。本例では、接続信頼性を向上させるため、20本の入力用端子TMと隣接した位置にダミー線NC(端子番号1及び22)を設け、更に、ロの字のアラインメントマークALMGは、前記ダミー線NCにパターン接続してもうけ、対向する透明基板SUB1上の四角の塗りつぶしパターンALC(図6参照)が丁度ロの字内に納まる状態に位置合わせする。更に、本例では、FPC1の両端側に、ドレインドライバ基板FPC2、FPC3との接続を行なうためのジョイント用パターンJN3及びJN4を設けたため、アラインメントマークALMGは、最外配線のパターンJN4内の番号1あるいはパターンJN3内の番号1にパターン接続している。

【0033】ドレインドライバ駆動ICの入力としては、計47本あり、接続端子部分TMに電気接続させる。端子TMのピッチは約370μmである。本例では、アラインメントマークALMDは、前記47本の入力用端子TMと隣接して、接続信頼性向上用のダミー線(端子番号2及び50)を配置する。更にその外側には、液晶容量の対向電極であり、透明絶縁基板SUB2

の内側にある共通透明画素電極COM(図1参照)に電圧を供給するための端子(番号1及び51)が配置される。こうして、コモン電圧は、透明絶縁基板SUB1上の配線Tdパターンを通して、導電性ペーストやペーストを介して、透明絶縁基板SUB2側の共通透明画素電極COMに供給される。

【0034】アラインメントマークALMDは、この電極COMに電気的につながる端子(番号1及び51)にパターン接続して設け、透明基板SUB1上の四角の塗りつぶしパターンALC(図6参照)と合わせる。

【0035】次に、2層以下の導体層部分FSLの形状につき説明する。

【0036】単層あるいは2層の導体配線からなる部分FSLの突出長さは、本例では折り曲げ部(図6参照)を設けたため、約4.5mmとした。但し、折り曲げない構造では、部分FSLを更に短くできる。

【0037】部分FSLの突出形状は、駆動IC毎に分離した凸状の形状とした。したがって、ヒートツールでの熱圧着時にフレキシブル基板が長軸方向に熱膨張して、端子TMのピッチPG及びPDが変化し、接続端子Tdとの剥がれや接続不良が生じる現象を防止できる。すなわち、駆動IC毎に分離した凸状の形状とすることで、端子TMのピッチPG及びPDずれを最大でも駆動IC毎の周期の長さに対応する熱膨張量とすることができる。本例では、フレキシブル基板FPCの長軸方向で8分割に分離した凸状の形状とすることにしており、この熱膨張量を約1/8に減少させることができ、端子TMへの応力緩和にも寄与し、熱に対する液晶モジュールMDLの信頼性を向上できる。

【0038】以上のように、フレキシブル基板FPCに、アラインメントマークALMG及びALMDを設け、部分FSLの突出形状を駆動IC毎に分離した凸状とすることで、接続配線数や表示データのデータ本数が増加しても、精度良く、接続信頼性を確保しながら、周辺駆動回路を縮小できる。

【0039】図7は、多層フレキシブル基板の折り曲げ実装方法を示す斜視図である。ドレインドライバ基板FPC2、FPC3とゲートドライバ基板FPC1の接続は、ジョイナーとしてフレキシブル基板を使用し、必要ならば、この部分で折りたたんで折り曲げ実装することも可能である。しかし、本例では、部品点数を減らすためと折り曲げ実装を簡単に行なうため、透明絶縁基板SUB1上に基板間の電気的接続パターンを形成している。

【0040】まず、フレキシブル基板FPC1~3と液晶パネルPNLの粗い位置合わせとして、治具に液晶パネルPNLを所定位置に固定し、治具の固定ピンに穴FHLを差し込んで基板FPC1~3を仮固定する。液晶パネルPNL上には、異方性導電膜ACF2が貼ってあり、前述したアラインメントマークで更に正確に位置合わせ

しながら、ヒートツールにて仮熱圧着し、再度位置ずれの無いことを確認後、本熱圧着し、フレキシブル基板FPC1~3を液晶パネルPNL上に固定する。

【0041】次に、フレキシブル基板の導体層部分FMLの部品実装が全く無い面に両面テープを貼り、治具を使用して、導体層の部分にて折り曲げる。

【0042】両面テープBAT1~3は、幅3mmであり、長さ160~240mmと細長い形状であるが、接着性が確保できれば良く、短い形状のものを数個所で貼付けても良い。また、両面テープBAT1~3は、透明絶縁基板SUB1側に予め貼付けていても良い。

【0043】以上のように、治具を使用して、多層フレキシブル基板を精度良く折り曲げ、透明絶縁基板SUB1の表面に接着できる。

【0044】図9は、駆動用ICとフレキシブル基板FPCを透明絶縁基板SUB1に搭載する本発明による製造工程の一部、図10はその製造フローを示す。

【0045】まず、異方性導電膜ACF2を最初に一列に並んだ複数の駆動用IC部分に貼り付ける。本例では、図4に示すように、各辺に並んだ複数の駆動用ICに共通して1個の細長い形状に加工したものを貼り付け、計3個ある。

【0046】次に、駆動用ICをボンディングヘッドHEADの加圧面に保持し、パンプBUMP（突起電極）の位置を撮像カメラCAMERAにて、所定の相対位置関係になるように調整する（図9（a））。本例では、丁度パンプBUMPの中心が撮像面FACEの中心になるようにそれぞれ位置合わせする。

【0047】次に、透明絶縁基板SUB1上の合わせマークALCの位置を撮像カメラCAMERAにて、所定の相対位置関係になるように調整する（図9（b））。本例では、丁度の合わせマークALCの中心が撮像面FACEの中心になるように位置合わせする。

【0048】したがって、上記パンプBUMPと合わせマークALCの相対位置が決定されたことになる。なお、合わせマークALCは、図8に示すように、ゲート配線の材料として使用されている不透明なアルミニウムAL上に透明画素電極の材料として使用されている透明なITO膜を被覆させた正方形のパターンである。

【0049】次に、予め記憶されている合わせマークALCと配線パターンのボンディング部分の相対位置座標を基に、XYステージを移動し、配線パターンのボンディング部分を撮像面FACEの上方に配置し、位置検出を行なう。通常は、XYステージの機械的移動精度は、ボンディング精度より、はるかに良いため、位置補正はこの工程では、行なわない。

【0050】次に、駆動用IC毎に仮付けを行なう（図9（c））。

【0051】次に、仮付けした状態で、上記パンプBUMPと配線パターンのボンディング部分との相対位置関

係の再確認を行なう。この工程で、位置不良と判断された場合は、まだ、仮付けした状態のため、再度、XYステージを微動し、位置補正を行なう。

【0052】次に、ボンディングヘッドHEADを更に下降させ、複数の駆動用ICを通常は1辺に並んだ複数の駆動用ICを透明絶縁基板SUB1上に一括して加熱圧着し、駆動用ICのパンプBUMPと透明絶縁基板SUB1の配線パターンDTM、Tdとを異方性導電膜ACF2により、電気的に接続する。

【0053】次に、ボンディングヘッドHEADを上昇させ、駆動用ICの搭載された液晶表示パネルを一旦ボンディング工程から検査工程に移動する。

【0054】次に、検査工程では、図示していない検査パッドからパンプBUMPの接続状態や駆動用ICの動作状態をテストする。何らかの不良が確認された場合は、可能ならば、リペア作業を行う。

【0055】次に、異方性導電膜ACF1を上記複数の駆動用ICへの入力配線パターン部分に貼り付ける。本例では、図4に示すように、各辺に並んだ複数の駆動用ICに共通して1個の細長い形状に加工したものを貼り付け、計3個ある。

【0056】次に、フレキシブル基板FPCを図4に示す両端に開けた開口孔FHLを固定ピンに差し込んで、液晶パネルPNLとフレキシブル基板FPCを粗に固定しておく。更に、合わせ精度を向上させるため、合わせマークALMG（またはALMD。図7参照）と合わせマークALCとを撮像面FACEの上方にて、位置合わせ、位置補正を行う（図9（d））。

【0057】次に、仮付けする（図9（e））。再度、位置確認する。

【0058】最後に、ボンディングヘッドHEADを更に下降させ、フレキシブル基板FPCを透明絶縁基板SUB1上に加熱圧着し、フレキシブル基板FPCと透明絶縁基板SUB1の配線パターンTdとを異方性導電膜ACF1により、電気的に接続する。

【0059】以上本発明を実施例に基づき具体的に説明したが、本発明は、前記実施例に限定されるものではなく、その要旨を逸脱しない範囲で変更しうる。

【0060】

【発明の効果】本発明の第1の効果は、液晶表示素子の高密度化により、駆動用ICのパンプやフレキシブル基板上の配線パターンのピッチが縮小しても、モジュール外形をできる限り縮小したいとの要求を満たし、位置精度良く、上記駆動用ICとフレキシブル基板とを上記透明絶縁基板上の配線パターンに電気的に接続できるフリップチップ方式の液晶表示素子及びその製造方法を提供することができる。

【0061】本発明の第2の効果は、液晶表示素子の高密度化により、駆動用ICのパンプやフレキシブル基板上の配線パターンのピッチが縮小しても、モジュール外

形をできる限り縮小したいとの要求を満たし、ボンディング位置精度を確保しながら、作業性良く、上記透明絶縁基板上的配線パターン上に異方性導電膜を配置することができる。

【図面の簡単な説明】

【図1】本発明を適用した液晶表示素子の透明絶縁基板SUB1上に駆動用ICを搭載した様子を示す平面図である。

【図2】液晶表示モジュールの表面側から見た組立て完成後の斜視図である。

【図3】液晶表示モジュールの液晶表示パネルとその周辺に配置された回路を示すブロック図である。

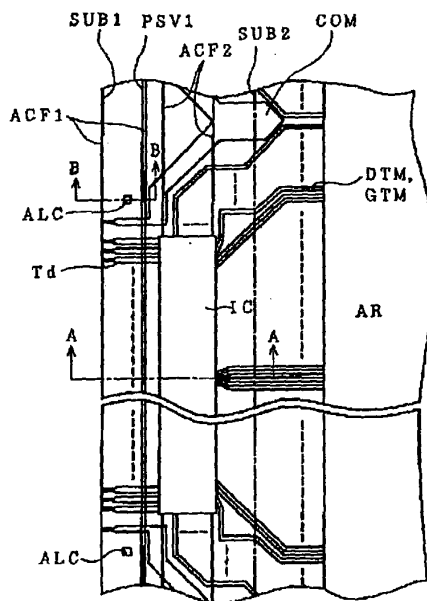
【図4】液晶表示パネルの外周部に多層フレキシブル基板及び多層プリント基板を実装した状態を示す下面図である。

【図5】図1のA-A切断線における断面図である。

【図6】多層フレキシブル基板と透明絶縁基板を異方性導電膜で電気接続した状態を示す斜視図である。

【図1】

図1



【図7】折り曲げ可能な多層フレキシブル基板の折り曲げ実装方法を示す斜視図である。

【図8】図1のB-B切断線における断面図である。

【図9】駆動用ICとフレキシブル基板FPCを透明絶縁基板SUB1に搭載する本発明による製造工程の一部を示す図である。

【図10】図9に示した製造方法の製造フローを示す図である。

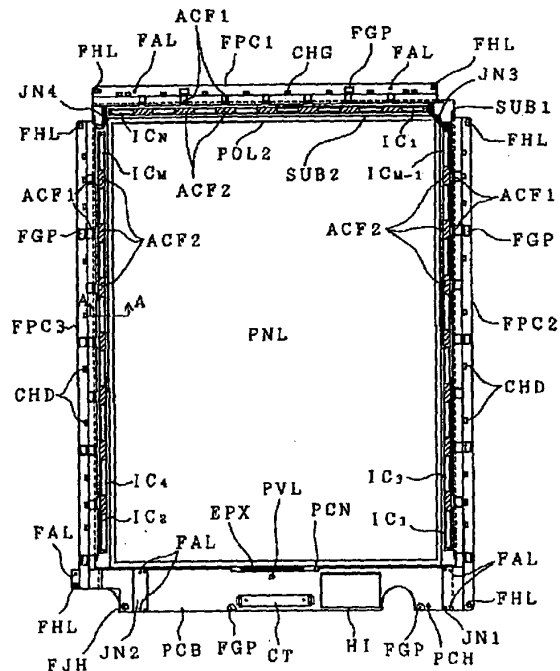
【図11】従来の駆動用ICを透明絶縁基板SUB1に搭載する製造工程の一部を示す図である。

【符号の説明】

ACF1、ACF2…異方性導電膜、IC…駆動用IC、HEAD…ボンディングヘッド、BUMP…バンパ(突起電極)、CAMERA…撮像カメラ、FACE…撮像面、SUB1…透明絶縁基板、ALC…合わせマーク、XY stage…XYステージ、DTM、Td…配線パターン、FPC…フレキシブル基板、FHL…開口孔、PNL…液晶パネル。

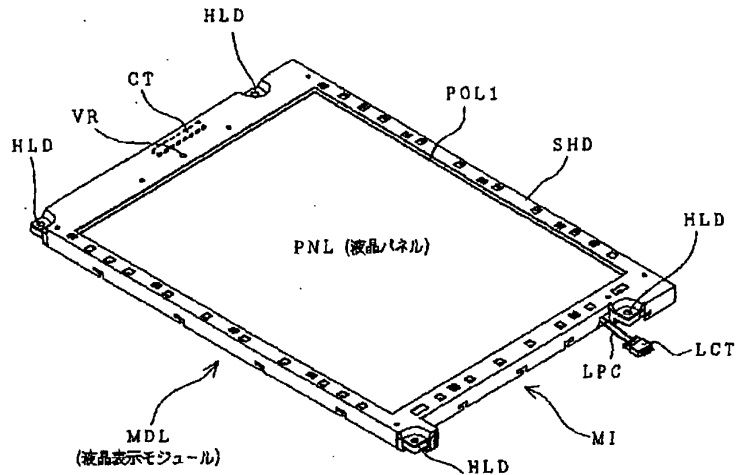
【図4】

図4



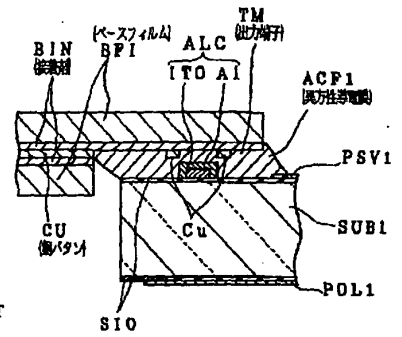
【図2】

図 2



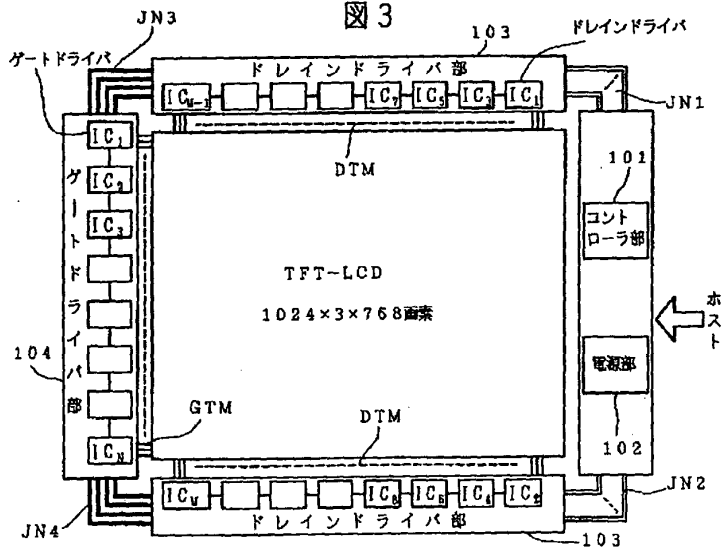
【図8】

図 8



【図3】

図 3



5

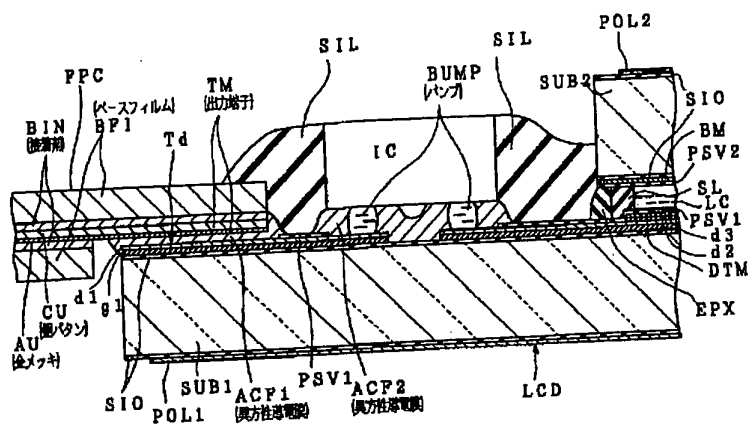
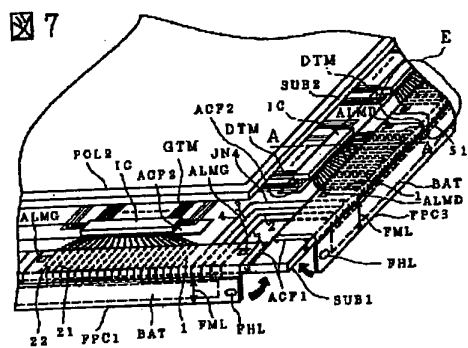
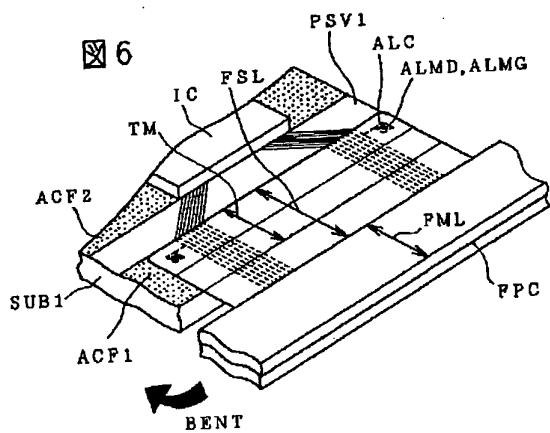
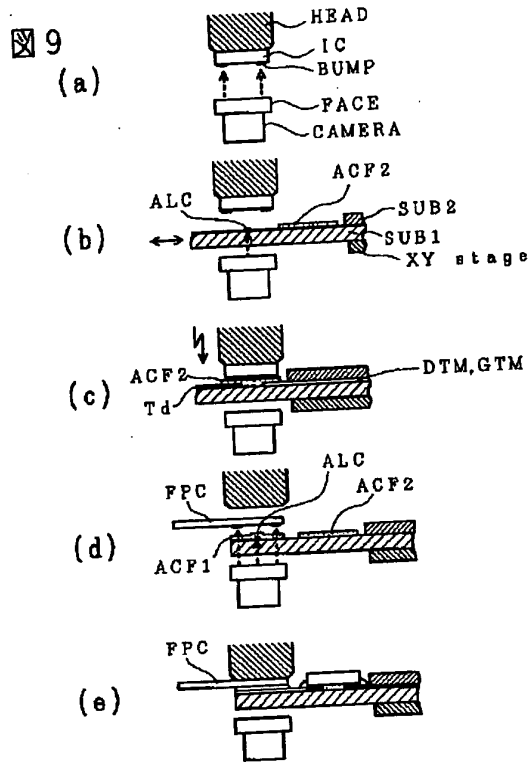


图 6

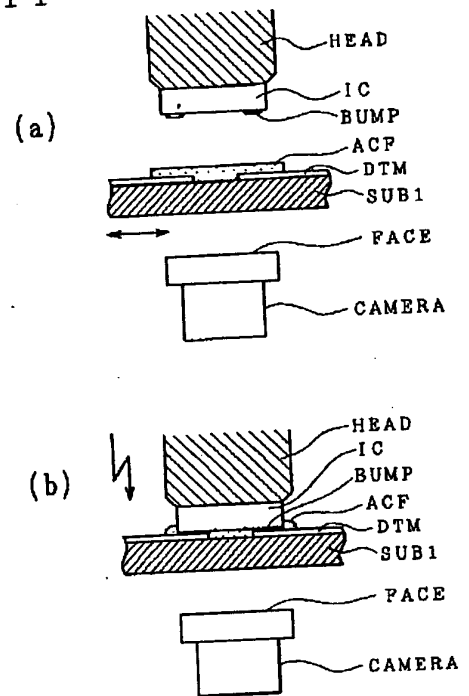


【図9】



【図11】

図11



【図10】

図 10

